

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Toshiki SESHITA

GAU:

SERIAL NO: New Application

EXAMINER:

FILED: Herewith

FOR: BIAS CURRENT GENERATING CIRCUIT, LASER DIODE DRIVING CIRCUIT, AND OPTICAL COMMUNICATION TRANSMITTER

REQUEST FOR PRIORITY

COMMISSIONER FOR PATENTS
ALEXANDRIA, VIRGINIA 22313

SIR:

- ☐ Full benefit of the filing date of U.S. Application Serial Number _____, filed _____, is claimed pursuant to the provisions of **35 U.S.C. §120**.
- ☐ Full benefit of the filing date(s) of U.S. Provisional Application(s) is claimed pursuant to the provisions of **35 U.S.C. §119(e)**:
Application No. _____ **Date Filed** _____
- ☒ Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of **35 U.S.C. §119**, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:


<u>COUNTRY</u>	<u>APPLICATION NUMBER</u>	<u>MONTH/DAY/YEAR</u>
Japan	2003-124034	April 28, 2003

Certified copies of the corresponding Convention Application(s)

- ☒ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee
- ☐ were filed in prior application Serial No. _____ filed _____
- ☐ were submitted to the International Bureau in PCT Application Number _____
Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.
- ☐ (A) Application Serial No.(s) were filed in prior application Serial No. _____ filed _____; and
- ☐ (B) Application Serial No.(s) _____
☐ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee

Respectfully Submitted,

OBLON, SPIVAK, McCLELLAND,
MAIER & NEUSTADT, P.C.



Marvin J. Spivak

Registration No. 24,913

C. Irvin McClelland
Registration Number 21,124

Customer Number

22850

Tel. (703) 413-3000
Fax. (703) 413-2220
(OSMMN 05/03)

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 4 月 2 8 日
Date of Application:

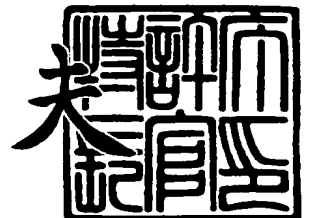
出 願 番 号 特 願 2 0 0 3 - 1 2 4 0 3 4
Application Number:
[ST. 10/C] : [J P 2 0 0 3 - 1 2 4 0 3 4]

出 願 人 株式会社東芝
Applicant(s):

2 0 0 3 年 8 月 1 2 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 3 - 3 0 6 4 7 4 4

【書類名】 特許願

【整理番号】 14142001

【提出日】 平成15年 4月28日

【あて先】 特許庁長官殿

【国際特許分類】 H01S 3/096

【発明の名称】 バイアス電流生成回路、レーザダイオード駆動回路及び
光通信用送信器

【請求項の数】 8

【発明者】

 【住所又は居所】 神奈川県川崎市幸区小向東芝町 1 番地 株式会社東芝
 マイクロエレクトロニクスセンター内

 【氏名】 瀬 下 敏 樹

【特許出願人】

 【識別番号】 000003078

 【住所又は居所】 東京都港区芝浦一丁目 1 番 1 号

 【氏名又は名称】 株式会社 東 芝

【代理人】

 【識別番号】 100075812

 【弁理士】

 【氏名又は名称】 吉 武 賢 次

【選任した代理人】

 【識別番号】 100088889

 【弁理士】

 【氏名又は名称】 橘 谷 英 俊

【選任した代理人】

 【識別番号】 100082991

 【弁理士】

 【氏名又は名称】 佐 藤 泰 和

【選任した代理人】

【識別番号】 100096921

【弁理士】

【氏名又は名称】 吉 元 弘

【選任した代理人】

【識別番号】 100103263

【弁理士】

【氏名又は名称】 川 崎 康

【手数料の表示】

【予納台帳番号】 087654

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 バイアス電流生成回路、レーザダイオード駆動回路及び光通信用送信器

【特許請求の範囲】

【請求項 1】

高電源電圧が入力される高電源電圧端子と低電源電圧が入力される低電源電圧端子とに接続され、温度に依存せず一定の第 1 の電圧を出力する第 1 の出力端子と、温度に応じて変化する第 2 の電圧を出力する第 2 の出力端子とを有するバンドギャップリファレンス回路と、

前記低電源電圧端子と第 1 の端子との間に接続された第 1 の抵抗と、前記第 1 の端子と第 1 の電流供給端子との間に接続された第 1 の電流経路とを含み、前記第 2 の電圧を参照電位とし、温度に依存し前記第 1 の抵抗に応じた第 1 の電流を前記第 1 の電流供給端子から出力する第 1 の低電位側定電流源回路と、

前記低電源電圧端子と第 2 の端子との間に接続された第 2 の抵抗と、前記第 2 の端子と第 2 の電流供給端子との間に接続された第 2 の電流経路とを含み、前記第 1 の電圧を参照電位とし、温度に依存せず前記第 2 の抵抗に応じた第 2 の電流を前記第 2 の電流供給端子から出力する第 2 の低電位側定電流源回路と、

前記高電源電圧端子に一端が接続された第 3 の抵抗と、

前記第 3 の抵抗の他端と前記低電源電圧端子との間に接続され、前記第 1 の電圧を参照電位とし、温度に依存しない第 3 の電流を前記第 3 の抵抗に流す第 3 の低電位側定電流源回路と、

前記高電源電圧端子と第 3 の端子との間に接続された第 4 の抵抗と、前記第 3 の端子と第 3 の電流供給端子との間に接続された第 3 の電流経路とを含み、前記第 3 の抵抗の他端における第 3 の電圧を参照電位とし、温度に依存せず前記第 4 の抵抗に応じた第 4 の電流を前記第 3 の電流供給端子から出力する高電位側定電流源回路と、

前記高電源電圧端子に接続され前記高電源電圧を供給され、参照電流端子から供給された電流に応じてバイアス電流を生成するカレントミラー回路と、

を備え、

前記第 1 の電流供給端子と前記第 2 の電流供給端子と前記第 3 の電流供給端子とが前記参照電流端子に接続されていることを特徴とするバイアス電流生成回路。

【請求項 2】

前記第 1 の低電位側定電流源回路は、

前記第 2 の出力端子に正転入力端子が接続され、前記第 1 の端子に反転入力端子が接続された第 1 のオペアンプと、

前記第 1 の電流供給端子にドレインが接続され、前記第 1 のオペアンプの出力端子にゲートが接続され、前記第 1 の端子にソースが接続された第 1 の NMOS トランジスタとを有し、

前記第 2 の低電位側定電流源回路は、

前記第 1 の出力端子に正転入力端子が接続され、前記第 2 の端子に反転入力端子が接続された第 2 のオペアンプと、

前記第 2 の電流供給端子にドレインが接続され、前記第 2 のオペアンプの出力端子にゲートが接続され、前記第 2 の端子にソースが接続された第 2 の NMOS トランジスタとを有し、

前記高電位側定電流源回路は、

前記第 3 の端子に反転入力端子が接続され、前記第 3 の抵抗の他端に正転入力端子が接続された第 3 のオペアンプと、

前記第 3 の端子にソースが接続され、前記第 3 のオペアンプの出力端子にゲートが接続され、前記第 3 の電流供給端子にドレインが接続された第 1 の PMOS トランジスタとを有することを特徴とする請求項 1 記載のバイアス電流生成回路。

【請求項 3】

前記第 1 の低電位側定電流源回路は、

前記第 2 の出力端子に正転入力端子が接続され、前記第 1 の端子に反転入力端子が接続された第 1 のオペアンプと、

前記第 1 の電流供給端子にコレクタが接続され、前記第 1 のオペアンプの出力端子にベースが接続され、前記第 1 の端子にエミッタが接続された第 1 の NPN

バイポーラトランジスタとを有し、

前記第 2 の低電位側定電流源回路は、

前記第 1 の出力端子に正転入力端子が接続され、前記第 2 の端子に反転入力端子が接続された第 2 のオペアンプと、

前記第 2 の電流供給端子にコレクタが接続され、前記第 2 のオペアンプの出力端子にベースが接続され、前記第 2 の端子にエミッタが接続された第 2 の N P N バイポーラトランジスタとを有し、

前記高電位側定電流源回路は、

前記第 3 の端子に反転入力端子が接続され、前記第 3 の抵抗の他端に正転入力端子が接続された第 3 のオペアンプと、

前記第 3 の端子にエミッタが接続され、前記第 3 のオペアンプの出力端子にベースが接続され、前記第 3 の電流供給端子にコレクタが接続された第 1 の P N P バイポーラトランジスタとを有することを特徴とする請求項 1 記載のバイアス電流生成回路。

【請求項 4】

前記第 3 の低電位側定電流源回路は、

前記第 1 の出力端子に正転入力端子が接続された第 4 のオペアンプと、

前記第 3 の抵抗の他端にドレインが接続され、前記第 4 のオペアンプの出力端子にゲートが接続された第 3 の N M O S トランジスタと、

前記第 4 のオペアンプの反転入力端子と、前記第 3 の N M O S トランジスタのソースとに一端が接続され、他端が前記低電源電圧端子に接続された第 5 の抵抗とを有し、

前記カレントミラー回路は、

前記高電源電圧端子にソースが接続され、前記参照電流端子にゲート及びドレインが接続された第 2 の P M O S トランジスタと、

前記高電源電圧端子にソースが接続され、前記参照電流端子にゲートが接続され、ソースから前記バイアス電流を出力する第 3 の P M O S トランジスタとを有することを特徴とする請求項 1 又は 2 記載のバイアス電流生成回路。

【請求項 5】

前記第 3 の低電位側定電流源回路は、

前記第 1 の出力端子に正転入力端子が接続された第 4 のオペアンプと、

前記第 3 の抵抗の他端にコレクタが接続され、前記第 4 のオペアンプの出力端子にベースが接続された第 3 の N P N バイポーラトランジスタと、

前記第 4 のオペアンプの反転入力端子と、前記第 3 の N M O S トランジスタのエミッタとに一端が接続され、他端が前記低電源電圧端子に接続された第 5 の抵抗とを有し、

前記カレントミラー回路は、

前記高電源電圧端子にソースが接続され、前記参照電流端子にゲート及びドレインが接続された第 2 の P N P バイポーラトランジスタと、

前記高電源電圧端子にソースが接続され、前記参照電流端子にゲートが接続され、ソースから前記バイアス電流を出力する第 3 の P N P バイポーラトランジスタとを有することを特徴とする請求項 1 又は 3 記載のバイアス電流生成回路。

【請求項 6】

前記第 1 の抵抗、前記第 2 の抵抗及び前記第 4 の抵抗は、固定抵抗、可変抵抗、又は電子ボリューム I C のいずれかであることを特徴とする請求項 1 乃至 5 のいずれかに記載のバイアス電流生成回路。

【請求項 7】

前記高電源電圧端子に一端が接続された第 6 の抵抗と、

前記第 6 の抵抗の他端にコレクタが接続され、ベースに一方の差動入力信号が入力される第 4 の N P N バイポーラトランジスタと、

前記高電源電圧端子に一端が接続された第 7 の抵抗と、

前記第 7 の抵抗の他端にコレクタが接続され、ベースに他方の差動入力信号が入力される第 5 の N P N バイポーラトランジスタと、

前記第 4 及び第 5 の N P N バイポーラトランジスタのエミッタにコレクタが接続され、電流入力端子にベースが接続され、エミッタが直接または第 8 の抵抗を介して接地された第 6 の N P N バイポーラトランジスタとを有し、

前記差動入力信号を入力されて差動増幅を行い、レーザダイオードを駆動するための駆動電流信号を前記第 4 及び第 5 の N P N バイポーラトランジスタのコレ

クタの少なくともいずれか一方から生成する差動出力部と、
請求項 1 乃至 5 のいずれかに記載の前記バイアス電流生成回路と、
前記バイアス電流生成回路が生成した前記バイアス電流を供給され、増幅して
前記差動出力部の前記電流入力端子に供給する駆動電流制御部と、
を備えることを特徴とするレーザダイオード駆動回路。

【請求項 8】

請求項 7 記載の前記レーザダイオード駆動回路と、
前記レーザダイオード駆動回路が生成した前記駆動電流信号を供給されるレー
ザダイオードと、
を備えることを特徴とする光通信用送信器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、バイアス電流生成回路、レーザダイオード駆動回路及び光通信用送
信器に関する。

【0002】

【従来の技術】

レーザダイオードを駆動する回路は、シリアライザあるいはマルチプレクサと
よばれる時間多重回路から出力された高速デジタル信号を増幅し、レーザダイ
オードを駆動するに必要な駆動電流を出力する。

【0003】

ここで、レーザダイオード駆動回路は、単に高速信号を増幅するのみならず、
温度に依存した駆動電流を供給することが要求される。

【0004】

一般に、レーザダイオードは温度が上昇すると発光閾値電流が増加し、かつ発
光効率が低下する。ここで、発光閾値電流とは、発光を開始する駆動電流の値で
あり、発光効率とは光出力信号電力振幅を駆動電流で微分した値である。

【0005】

発光閾値電流の増加に対しては、レーザダイオード駆動回路内の高速信号処理

用アンプとは別に設けられたバイアス電流発生回路の電流値を制御することによって対処する。その制御とは、レーザダイオードに近接して設けられたモニタ用フォトダイオードからの出力電流を受け、その値に応じてバイアス電流を調整するというものである。

【0006】

このようなバイアス電流発生器で生成された直流電流は、レーザダイオードの平均発光電力を決定する。これをモニタ用フォトダイオードが検知し、その信号がバイアス電流発生器に戻されるという負帰還のパスにより、平均発光電力が温度に依存しないように制御することができる。

【0007】

次に、レーザダイオードの温度上昇に伴う発光効率の低下を補償する手法について説明する。

【0008】

図5に、レーザダイオードを駆動する駆動回路のうち、特に高速信号増幅部に対応する部分の構成を示す。この高速信号増幅部は、駆動電流制御部1と、差動出力部2と、ドライバ段として差動増幅器DA100とを有する。

【0009】

差動増幅器DA100の正転入力端子IN+及び反転入力端子IN-に1対の差動信号が入力し、このドライバ段を経て最終増幅段としての差動出力部2に入力され出力される。

【0010】

この差動出力部2は、バイポーラトランジスタQ200及びQ201を含む差動回路ECL (Emitter Coupled Logic) として構成されているが、バイポーラトランジスタの替わりにMESFETやMOSFET等のFETトランジスタを用いて構成する場合もある。

【0011】

差動出力部2は、抵抗R100及びR101、差動対を成すバイポーラトランジスタQ20及びQ201と、電流源トランジスタであるバイポーラトランジスタQ202とを備える。

【0012】

バイポーラトランジスタ Q202 のベースに供給するバイアス電流は、駆動電流制御部 1 により制御される。尚、バイポーラトランジスタ Q202 のエミッタは図中直接接地されているが、抵抗を介して接地されてもよい。

【0013】

この駆動電流制御部 1 は、バイアス電流 I_{bias} を生成するバイアス電流生成回路 BGC1 と、バイポーラトランジスタ Q100、Q101 とを有し、差動出力部 2 のトランジスタ Q202 とカレントミラー回路を形成している。

【0014】

ここで、バイアス電流生成回路 BGC1 が発生するバイアス電流 I_{bias} は、レーザダイオードの特性に対応できるように、温度が上昇すると所望の割合で上昇するように予め設定される必要がある。

【0015】

従来のバイアス電流生成回路について、図 6 を用いて説明する。

【0016】

このバイアス電流生成回路は、抵抗 R1、R2、R3、R4、NPN トランジスタ Q1、Q2、N チャネルトランジスタ N1、及びオペアンプ OP1 を含むバンドギャップリファレンス回路 BGRC と、N チャネルトランジスタ N3、オペアンプ OP4、外付け用端子 PAD1、外付け抵抗 R7 を含む低電位側定電流源回路 LCS1 と、N チャネルトランジスタ N4、オペアンプ OP5、外付け用端子 PAD2、外付け抵抗 R9 を含む低電位側定電流源回路 LCS2 と、P チャネルトランジスタ P2 及び P3 とを有するカレントミラー回路とを備える。

【0017】

抵抗 R1、R2、R3、R4、NPN トランジスタ Q1、Q2、N チャネルトランジスタ N1、及びオペアンプ OP1 を含む回路は、バンドギャップリファレンス回路 BGRC として動作するように、各々の素子のパラメータが設定されている。

【0018】

これにより、オペアンプ OP1 の出力電位 V2 は、温度及び電源電圧 V_{cc} に依

存することなく約 1.2V を維持する。電位 V_2 とは逆に、抵抗 R_3 と抵抗 R_4 との接続ノードからは、絶対温度に比例した接点電位 V_1 が生成される。この電位 V_1 は、室温で電位 V_2 の半分の値 (約 0.6V) となる。

【0019】

NPN トランジスタ N_1 は、電源投入時に一瞬ハイレベルになりその後速やかに接地電位 V_{ss} になる起動信号 $Startup$ により制御されるスタートアップ回路を構成し、電源投入直後にバンドギャップリファレンス回路 BGR_C を所望の動作点に到達させるために設けられている。

【0020】

バンドギャップリファレンス回路 BGR_C から生成された 2 つの電位 V_1 、 V_2 を参照電位とする 2 組の定電流源回路は、それぞれ電流 I_1 、 I_2 を生成する。

【0021】

即ち、オペアンプ OP_4 、NPN トランジスタ N_3 及び抵抗 R_7 を備える第 1 の定電流源回路は電流 I_1 ($=V_1/R_7$) を生成し、オペアンプ OP_5 、NPN トランジスタ N_4 及び抵抗 R_9 を備える第 2 の定電流源回路は電流 I_2 ($=V_2/R_9$) を生成する。ここで抵抗 R_7 及び R_9 は、外部端子 PAD_1 、 PAD_2 と接地電圧 V_{ss} 端子との間にそれぞれ接続されており、レーザダイオード駆動回路を構成する半導体集積回路の外部に設けられるものであって、固定抵抗、可変抵抗、あるいは電子ボリューム IC 等により実現される。

【0022】

電流 I_1 と電流 I_2 とが加算されて電流 I_3 となり、これが 2 つの PMOS トランジスタ P_2 及び P_3 で形成されたカレントミラー回路のリファレンス電流となる。これにより、ミラー電流として PMOS トランジスタ P_3 と PMOS トランジスタ P_2 のゲート幅比 (M) で増幅されたバイアス電流 I_{bias} が出力される。このバイアス電流 I_{bias} が、最終的に図 5 に示された駆動電流制御部 1 におけるバイアス電流発生回路 BGC_1 から出力されるバイアス電流 I_{bias} となる。トランジスタ Q_{100} 、 Q_{101} 、 Q_{102} はカレントミラーを構成しており、差動出力部 2 のトランジスタ Q_{202} のコレクタ電流は Q_{202} と Q_{101} のサイズ比にリファレンス電流 I_{bias} を乗じた値となる。この結果、レーザダイオード

駆動電流振幅は、リファレンス電流 I_{bias} に比例したものとなる。

【0023】

以上より、 I_{bias} は絶対温度を T とすると、以下の式 (1) で表される。

$$\begin{aligned} I_{bias} &= M \times I_3 \\ &= M \times (I_1 + I_2) \\ &= M \times \{ (V_1 / R_7) + (V_2 / R_9) \} \\ &= M \times \{ A \times T / R_7 + B \} \end{aligned} \quad (1)$$

【0024】

ここで、 A 、 B は定数であり、それぞれ次のように表される。

$$A = (0.004 / R_7) \times T \quad (2)$$

$$B = 1.2 / R_9 \quad (3)$$

【0025】

図 7 に、電流 I_1 、 I_2 、 I_3 のそれぞれの温度依存性の一例を示す。

【0026】

抵抗値 R_7 及び R_9 の値によって、電流 I_1 と電流 I_2 との比率を変化させることができる。電流 I_2 の比率を高めるとバイアス電流 I_{bias} の温度依存性が小さくなり、反対に電流 I_1 の比率を高めるとバイアス電流 I_{bias} の温度依存性が大きくなる。

【0027】

このように、個々のレーザダイオードの発光効率の温度依存性に応じて、外部抵抗 R_7 、 R_9 の値を調整することにより、レーザダイオードの光出力振幅を温度に依らず一定にすることができる。

【0028】

ところで、図 6 に示されたバイアス電流生成回路では、抵抗 R_9 を無限大にした場合、即ち抵抗 R_9 を取り除いた場合に、バイアス電流 I_{bias} は絶対零度でゼロとなり、温度に比例した特性を有することになる。

【0029】

この時、ある温度 T_0 におけるバイアス電流 I_{bias} を基準にしたとすると、バイアス電流 I_{bias} の温度 1 度当りの上昇率は $1 / T_0$ となる。今、温度 T_0 を室

温 (300 K) とすると、バイアス電流 I_{bias} の温度に対する変化率は $1/300 \div 3333 \text{ PPM}$ となる。

【0030】

一般に、レーザダイオードの発光効率の温度依存性は、 3333 PPM 以上に大きいものが多い。そのようなレーザダイオードに対しては、図 6 に示されたバイアス電流生成回路を有するレーザダイオード駆動回路では温度補償することができず、温度に依存しない光信号電力振幅を得ることができないという問題があった。

【0031】

以下に、従来の電流制御技術を開示する文献を示す。

【0032】

【特許文献 1】

特開 2000-244250 号公報

【0033】

【発明が解決しようとする課題】

上述のように、従来のバイアス電流生成回路では、レーザダイオードの発光効率の温度依存性に対して十分に温度補償を行うことができないという問題があった。

【0034】

本発明は上記事情に鑑み、レーザダイオードの温度依存性を十分に補償し、温度に依存しない光信号電力振幅を得ることを可能にするバイアス電流生成回路、このバイアス電流生成回路を有するレーザダイオード駆動回路及び光通信用送信器を提供することを目的とする。

【0035】

【課題を解決するための手段】

本発明のバイアス電流生成回路は、

高電源電圧が入力される高電源電圧端子と低電源電圧が入力される低電源電圧端子とに接続され、温度に依存せず一定の第 1 の電圧を出力する第 1 の出力端子と、温度に応じて変化する第 2 の電圧を出力する第 2 の出力端子とを有するバン

ドギャップリファレンス回路と、

前記低電源電圧端子と第 1 の端子との間に接続された第 1 の抵抗と、前記第 1 の端子と第 1 の電流供給端子との間に接続された第 1 の電流経路とを含み、前記第 2 の電圧を参照電位とし、温度に依存し前記第 1 の抵抗に応じた第 1 の電流を前記第 1 の電流供給端子から出力する第 1 の低電位側定電流源回路と、

前記低電源電圧端子と第 2 の端子との間に接続された第 2 の抵抗と、前記第 2 の端子と第 2 の電流供給端子との間に接続された第 2 の電流経路とを含み、前記第 1 の電圧を参照電位とし、温度に依存せず前記第 2 の抵抗に応じた第 2 の電流を前記第 2 の電流供給端子から出力する第 2 の低電位側定電流源回路と、

前記高電源電圧端子に一端が接続された第 3 の抵抗と、

前記第 3 の抵抗の他端と前記低電源電圧端子との間に接続され、前記第 1 の電圧を参照電位とし、温度に依存しない第 3 の電流を前記第 3 の抵抗に流す第 3 の低電位側定電流源回路と、

前記高電源電圧端子と第 3 の端子との間に接続された第 4 の抵抗と、前記第 3 の端子と第 3 の電流供給端子との間に接続された第 3 の電流経路とを含み、前記第 3 の抵抗の他端における第 3 の電圧を参照電位とし、温度に依存せず前記第 4 の抵抗に応じた第 4 の電流を前記第 3 の電流供給端子から出力する高電位側定電流源回路と、

前記高電源電圧端子に接続され前記高電源電圧を供給され、参照電流端子から供給された電流に応じてバイアス電流を生成するカレントミラー回路とを備え、

前記第 1 の電流供給端子と前記第 2 の電流供給端子と前記第 3 の電流供給端子とが前記参照電流端子に接続されていることを特徴とする。

【0036】

ここで前記第 1 の低電位側定電流源回路は、

前記第 2 の出力端子に正転入力端子が接続され、前記第 1 の端子に反転入力端子が接続された第 1 のオペアンプと、

前記第 1 の電流供給端子にドレインが接続され、前記第 1 のオペアンプの出力端子にゲートが接続され、前記第 1 の端子にソースが接続された第 1 の NMOS トランジスタとを有し、

前記第 2 の低電位側定電流源回路は、

前記第 1 の出力端子に正転入力端子が接続され、前記第 2 の端子に反転入力端子が接続された第 2 のオペアンプと、

前記第 2 の電流供給端子にドレインが接続され、前記第 2 のオペアンプの出力端子にゲートが接続され、前記第 2 の端子にソースが接続された第 2 の NMOS トランジスタとを有し、

前記高電位側定電流源回路は、

前記第 3 の端子に反転入力端子が接続され、前記第 3 の抵抗の他端に正転入力端子が接続された第 3 のオペアンプと、

前記第 3 の端子にソースが接続され、前記第 3 のオペアンプの出力端子にゲートが接続され、前記第 3 の電流供給端子にドレインが接続された第 1 の PMOS トランジスタとを有するものであってよい。

【0037】

ここで、第 1、第 2 の NMOS トランジスタ、第 1 の PMOS トランジスタの替わりに、第 1、第 2 の NPN バイポーラトランジスタ、第 1 の PNP バイポーラトランジスタを用いてもよい。

【0038】

また前記第 3 の低電位側定電流源回路は、

前記第 1 の出力端子に正転入力端子が接続された第 4 のオペアンプと、

前記第 3 の抵抗の他端にドレインが接続され、前記第 4 のオペアンプの出力端子にゲートが接続された第 3 の NMOS トランジスタと、

前記第 4 のオペアンプの反転入力端子と、前記第 3 の NMOS トランジスタのソースとに一端が接続され、他端が前記低電源電圧端子に接続された第 5 の抵抗とを有し、

前記カレントミラー回路は、

前記高電源電圧端子にソースが接続され、前記参照電流端子にゲート及びドレインが接続された第 2 の PMOS トランジスタと、

前記高電源電圧端子にソースが接続され、前記参照電流端子にゲートが接続され、ソースから前記バイアス電流を出力する第 3 の PMOS トランジスタとを有

するものであってよい。

【0039】

ここで、第3のNMOSトランジスタ、第2、第3のPMOSトランジスタの替わりに、第3のNPNバイポーラトランジスタ、第2、第3のPNPバイポーラトランジスタを用いることもできる。

【0040】

前記第1の抵抗、前記第2の抵抗及び前記第4の抵抗は、固定抵抗、可変抵抗、又は電子ボリュームICのいずれかであってもよい。

【0041】

本発明のレーザダイオード駆動回路は、
前記高電源電圧端子に一端が接続された第6の抵抗と、
前記第6の抵抗の他端にコレクタが接続され、ベースに一方の差動入力信号が入力される第4のNPNバイポーラトランジスタと、
前記高電源電圧端子に一端が接続された第7の抵抗と、
前記第7の抵抗の他端にコレクタが接続され、ベースに他方の差動入力信号が入力される第5のNPNバイポーラトランジスタと、
前記第4及び第5のNPNバイポーラトランジスタのエミッタにコレクタが接続され、電流入力端子にベースが接続され、エミッタが直接または第8の抵抗を介して接地された第6のNPNバイポーラトランジスタとを有し、
前記差動入力信号を入力されて差動増幅を行い、レーザダイオードを駆動するための駆動電流信号を前記第4及び第5のNPNバイポーラトランジスタのコレクタの少なくともいずれか一方から生成する差動出力部と、
請求項1乃至5のいずれかに記載の前記バイアス電流生成回路と、
前記バイアス電流生成回路が生成した前記バイアス電流を供給され、増幅して前記差動出力部の前記電流入力端子に供給する駆動電流制御部とを備えることを特徴とする。

【0042】

また本発明の光通信用送信器は、
前記レーザダイオード駆動回路と、前記レーザダイオード駆動回路が生成した

前記駆動電流信号を供給されるレーザダイオードとを備えることを特徴とする。

【0043】

【発明の実施の形態】

以下、本発明の実施の形態について図面を参照して説明する。

【0044】

本発明の一実施の形態によるバイアス電流生成回路の構成を図1に示す。

【0045】

また、図2に示されたように、本発明の一実施の形態によるレーザダイオード駆動回路LDDCは、図1に示されたバイアス電流生成回路BGC11を含む駆動電流制御部11、ドライバ段CP100、差動出力部2、電流源CSを備えている。

【0046】

さらに本発明の一実施の形態による光通信用送信器は、図2に示されたように、本実施の形態によるレーザダイオード駆動回路LDDCと、レーザダイオードLDとを備え、さらに波形の歪み抑制のため抵抗R11、容量C1及び抵抗R12を含むRCフィルタRCF、抵抗Rd、チョークコイルCCを含んでいる。

【0047】

図1に示された本実施の形態のバイアス電流生成回路は、図6に示された従来のバイアス電流生成回路の構成に、低電位側電流源回路LCS3、高電位側電流源回路HCS1が付加されたものとなっている。本実施の形態において、従来の要素と同一の要素には同一の番号を付して説明を省略する。

【0048】

低電位側電流源回路LCS3は、バンドギャップリファレンス回路BGRcに含まれるオペアンプOP1の出力端子から出力される電位V2を参照電位とし、正転入力端子に入力するオペアンプOP2、抵抗R6の一端にドレインが接続され、ソースがオペアンプOP2の反転入力端子に接続され、ゲートがオペアンプOP2の出力端子に接続されたNMOSトランジスタN2、トランジスタN2のソースと接地端子との間に接続された抵抗R5を有する。

【0049】

この低電位側電流源回路 L C S 3 と、トランジスタ N 2 のドレインに一端が接続され、電源電圧 VCC 端子に他端が接続された抵抗 R 6 とで、電圧 V 2 を所望レベルだけシフトしてオペアンプ O P 3 の正転入力端子に参照電位 V 3 として入力する電圧シフト回路 V S C を構成する。

【0050】

低電位側電流源回路 L C S 3 は、温度に依存しない電位 V 2 を参照電位として与えられる。抵抗 R 6、トランジスタ N 2、抵抗 R 5 を流れ、温度に依存しない電流を I_x とすると、電流 I_x は以下の式 (4) で表され、また電位 V 3 は以下の式 (5) で表される。

$$I_x = V_2 / R_5 \quad (4)$$

$$V_3 = VCC - R_6 \cdot I_x = VCC - (R_6 / R_5) \cdot V_2 \quad (5)$$

【0051】

高電位側電流源回路 H C S 1 は、電源電圧 VCC 端子と外部端子 P A D 3 との間に接続された抵抗 R 8、外部端子 P A D 3 に反転入力端子が接続され、トランジスタ N 2 のドレインに正転入力端子が接続されたオペアンプ O P 3、外部端子 P A D 3 にソースが接続され、ゲートがオペアンプ O P 3 の出力端子に接続され、ドレインが低電位側電流源回路 L C S 1 のトランジスタ N 3 のドレインに接続された P M O S トランジスタ P 1 を有する。

【0052】

高電位側電流源回路 H C S 1 は、温度に依存しない参照電圧 V 3 を供給されるので、トランジスタ P 1 には温度に依存しない電流 I_4 が流れる。この電流 I_4 の値は、抵抗 R 8 の抵抗値によって調整される。

【0053】

このような構成を有する本実施の形態は、外部抵抗 R 7、R 8、R 9 の有無によって次のように動作する。

【0054】

(1) 抵抗 R 7 及び R 8 の抵抗値が無限大で、抵抗 R 9 の抵抗値が有限であるとき、バイアス電流 I_{bias} は温度に依存することなく一定値を維持する。

(2) 抵抗 R 8 の抵抗値が無限大で、抵抗 R 7 及び R 8 の抵抗値が有限のとき、

バイアス電流 I_{bias} は絶対零度で有限の値を有し、温度に対して線形に増加する。

(3) 抵抗 R_8 及び R_9 の抵抗値が無限大で、抵抗 R_7 の抵抗値が有限のとき、バイアス電流 I_{bias} は絶対零度でゼロとなり、温度に比例する。

(4) 抵抗 R_9 の抵抗値が無限大で、抵抗 R_8 及び R_9 の抵抗値が有限のとき、バイアス電流 I_{bias} はある有限な温度 T_{th} までゼロを維持し、温度 T_{th} を超えると温度に対して線形に増加する。

【0055】

上記(1)から(3)の特性は、図6に示された回路と同様であるが、本実施の形態はさらに上記(4)の特性を有する。図3のグラフに、上記(4)の特性を示す。

【0056】

この図に示されたように、バイアス電流 I_{bias} のミラー元となるトランジスタ P_2 に流れる電流 I_3 は、 T_{th} (約 120 K) までゼロであり、この T_{th} を超えると温度に対して線形に増加する。

【0057】

電流 I_4 を生成する高電位側電流源回路 HCS_1 は、ある温度 T_{th} 以下の温度では定電流源として機能せず、電流 I_1 と同じ値しか供給できないので、電流 I_3 が負の電流になってしまうことはない。

【0058】

ここで、閾値となる温度 T_{th} を上げるには抵抗比 R_8/R_7 の値を小さくすればよい。

【0059】

ある温度 T_0 におけるバイアス電流 I_{bias} の温度 1 度当りの上昇率 R は、以下の式(6)で表される。

$$R = 1 / (T_0 - T_{th}) \quad (6)$$

【0060】

よって、温度 T_{th} を T_0 に近づけることにより、実質的に無制限にバイアス電流 I_{bias} の温度変化を大きくすることができる。

【0061】

このように本実施の形態によれば、外部に接続された抵抗 R_7 、 R_8 の値によって温度 T_{th} を自由に設定できるので、発光効率の温度依存性が大きいレーザダイオードに対しても、十分に温度補償を行うことができる。

【0062】

即ち、発光効率の温度依存性が大きいレーザダイオードに対しても、温度に依存することなく光出力電力振幅を一定に維持することが可能である。

【0063】

上述した実施の形態はいずれも一例であって、本発明を限定するものではなく、本発明の技術的範囲内において様々に変形することが可能である。

【0064】

例えば、上記実施の形態では、バンドギャップリファレンス回路 BGR_C に含まれる 2 つの NPN バイポーラトランジスタ Q_1 、 Q_2 以外のトランジスタは、 $MOSFET$ としている。しかし、図 4 に示されたように、 $NMOS$ トランジスタの代わりに NPN バイポーラトランジスタを使用し、 $PMOS$ トランジスタの代わりに PNP バイポーラトランジスタを用いてもよい。

【0065】

また、 $PMOS$ トランジスタ P_2 、 P_3 から成るカレントミラー回路を、より高精度にカレントミラー動作をする他の回路に置き換えてもよい。また、バンドギャップリファレンス回路 BGR_C も、図 1、図 2、図 4 に示された回路構成に限らず他の構成を有するものであってもよい。

【0066】**【発明の効果】**

本発明のバイアス電流発生回路は、温度に依存し第 1 の抵抗に応じた第 1 の電流を供給する第 1 の電流供給端子と、温度に依存せず第 2 の抵抗に応じた第 2 の電流を供給する第 2 の電流供給端子と、温度に依存せず第 3 の抵抗に応じた第 4 の電流を供給する第 3 の電流供給端子とがカレントミラー回路の参照電流端子に接続され、この参照電流端子から供給された電流に応じてバイアス電流を生成するものであり、本発明のレーザダイオード駆動回路及び光通信用送信器は、この

ようなバイアス電流をレーザダイオードに供給することで、レーザダイオードの発光効率の温度依存性が大きい場合であっても温度補償を十分に行い、温度に依存することなく光出力電力振幅を一定にすることが可能である。

【図面の簡単な説明】

【図 1】

本発明の一実施の形態によるバイアス電流生成回路の構成を示す回路図。

【図 2】

同実施の形態によるバイアス電流生成回路を含むレーザダイオード駆動回路、光通信用送信器の構成を示す回路図。

【図 3】

同バイアス電流生成回路におけるバイアス電流の絶対温度に対する依存性を示すグラフ。

【図 4】

図 1 における MOS トランジスタをバイポーラトランジスタに置き換えた場合の構成を示した回路図。

【図 5】

本発明のバイアス電流生成回路を用いることが可能なレーザダイオード駆動回路の構成を示す回路図。

【図 6】

従来のバイアス電流生成回路の構成を示す回路図。

【図 7】

同バイアス電流生成回路におけるバイアス電流の絶対温度に対する依存性を示すグラフ。

【符号の説明】

R 1 ～ R 9 抵抗

Q 1、Q 2 NPN バイポーラトランジスタ

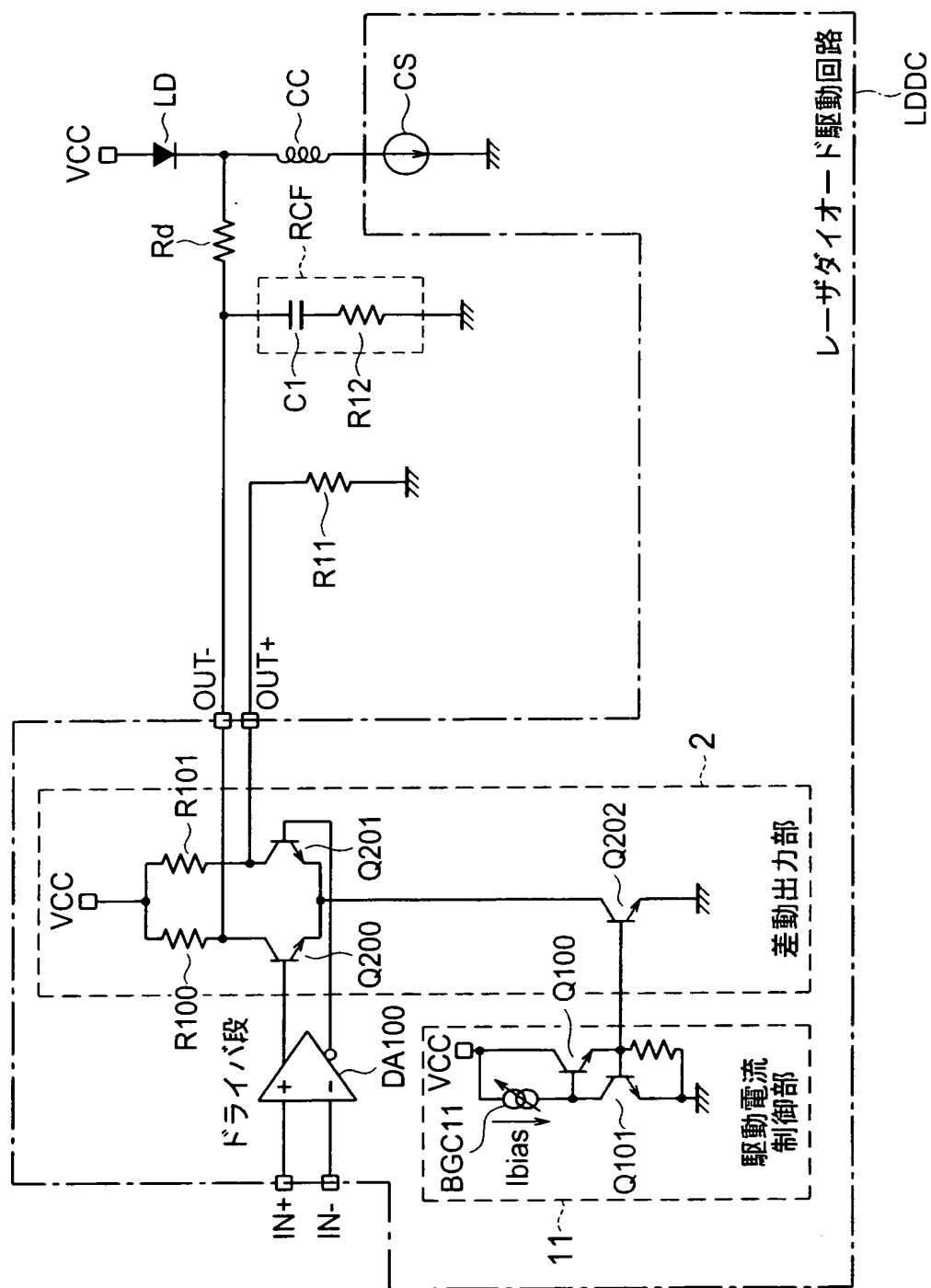
N 1 ～ N 4 NMOSFET

P 1 ～ P 3 PMOSFET

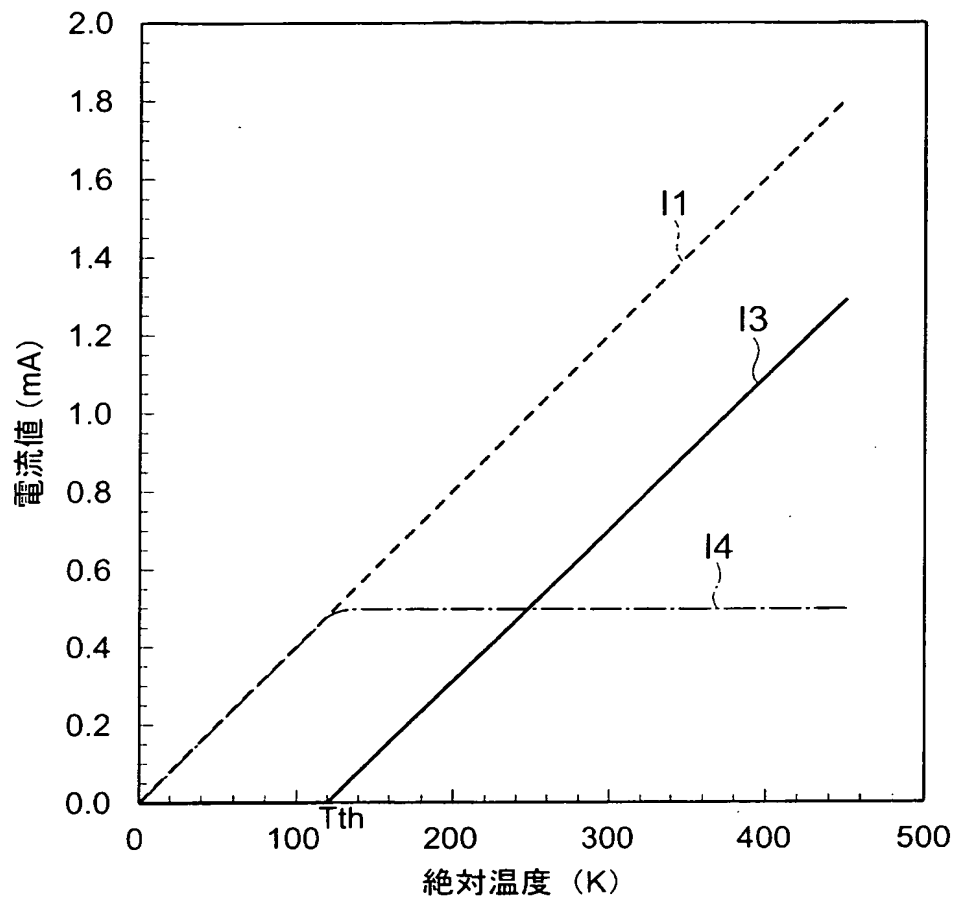
OP 1 ～ OP 5 オペアンプ

V 1 バンドギャップリファレンス回路における温度に比例する出力電位
V 2 バンドギャップリファレンス回路における温度に依存しない出力電位
OUT +、OUT - オペアンプの差動出力端子
Vcc 高電位電源電圧
PAD 1 ~ PAD 3 外部抵抗接続用端子
I 1 ~ I 4、I bias 電流
Startup スタートアップ信号
VSC 電圧シフト回路
LCS 1 ~ LCS 3 低電位側定電流源回路
HCS 1 高電位側定電流源回路
LD レーザダイオード
LDDC レーザダイオード駆動回路

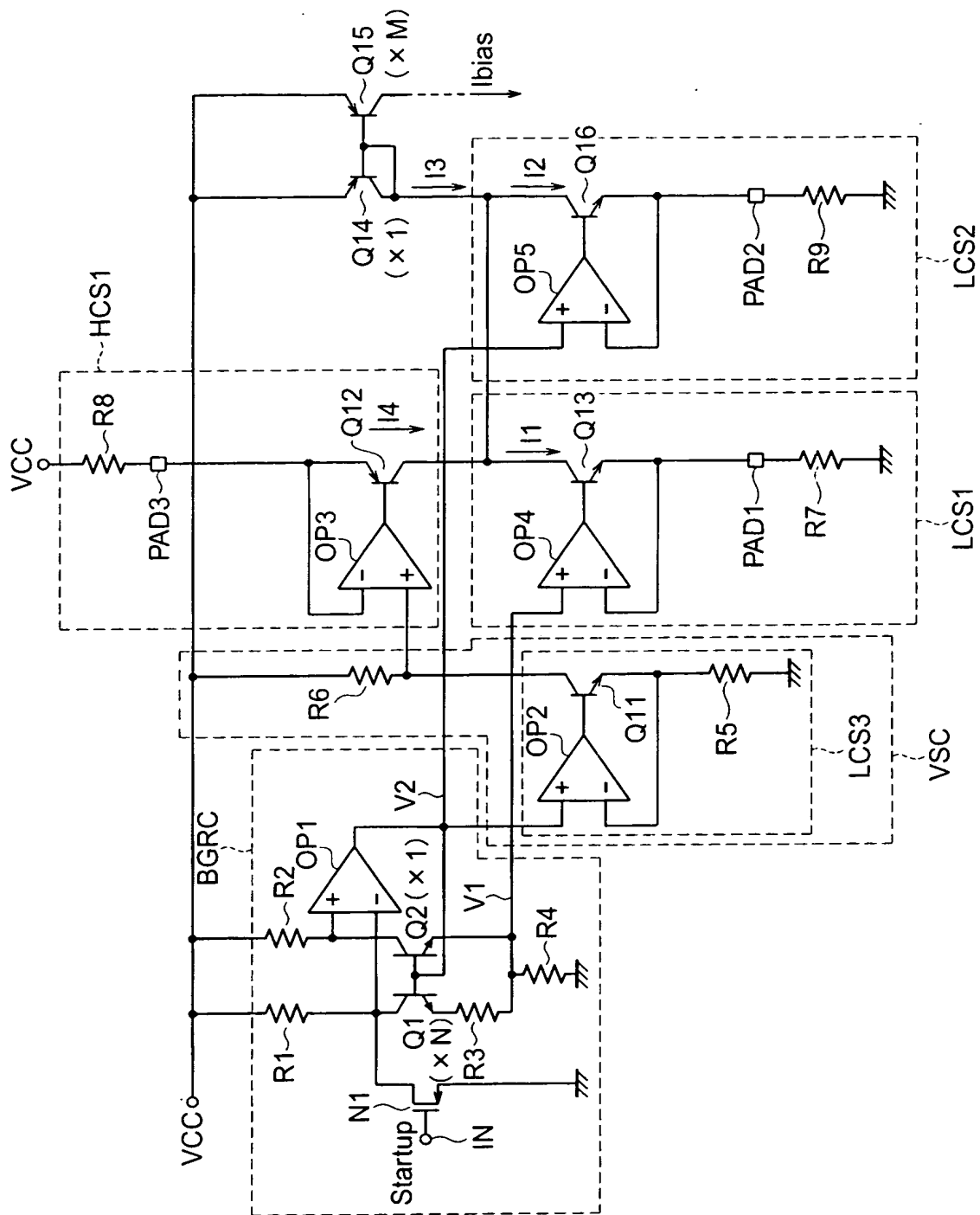
【図 2】



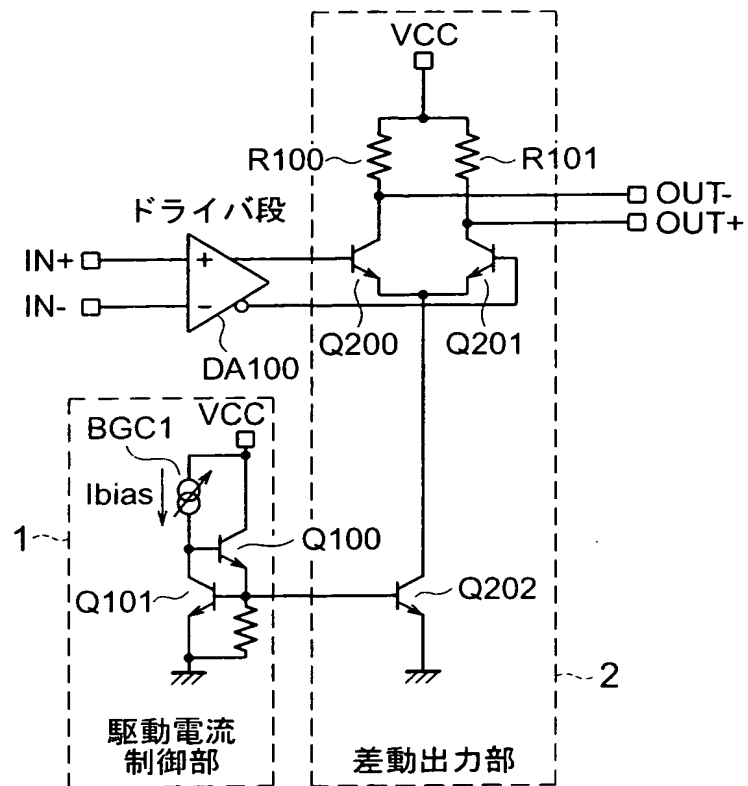
【図 3】



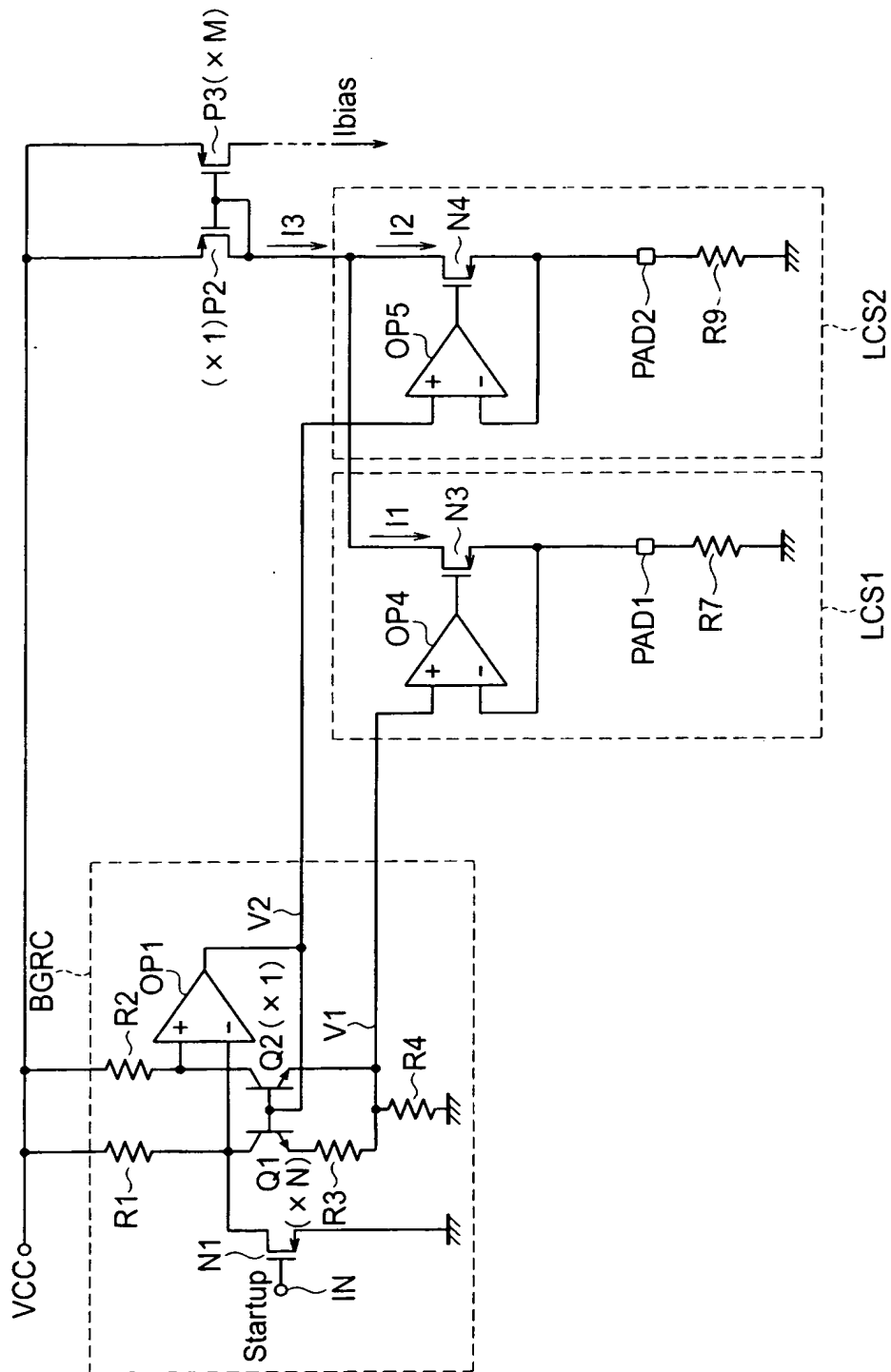
【図 4】



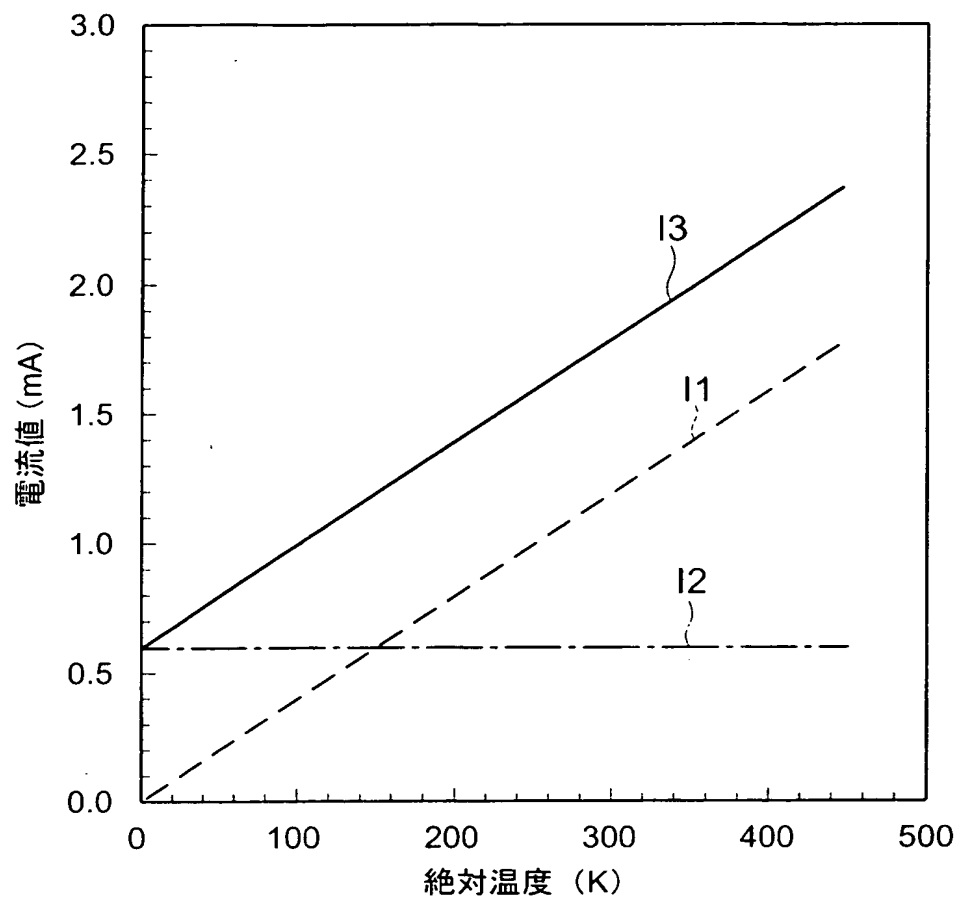
【図 5】



【図 6】



【図 7】



【書類名】 要約書

【要約】

【課題】 レーザダイオードの温度依存性を十分に補償し、温度に依存しない光信号電力振幅を得ることを可能にするバイアス電流生成回路、このバイアス電流生成回路を有する半導体レーザ駆動回路及び光通信用送信器を提供する。

【解決手段】 低電位側電流源回路 L C S 1 により温度に依存し抵抗 R 7 に応じた電流を第 1 の電流供給端子から供給し、低電位側電流源回路 L C S 2 により温度に依存せず抵抗 R 9 に応じた電流を第 2 の電流供給端子から供給し、高電位側電流源回路 H C S 1 により温度に依存せず抵抗 R 8 に応じた電流を供給する第 3 の電流供給端子とが、カレントミラー回路の参照電流端子に接続されている。この参照電流端子に供給された電流に応じてバイアス電流が生成し、レーザダイオードに供給することで、レーザダイオードの発光効率の温度依存性が大きい場合であっても温度補償を十分に行うことができる。

【選択図】 図 1

特願 2 0 0 3 - 1 2 4 0 3 4

出 願 人 履 歷 情 報

識別番号

[0 0 0 0 0 3 0 7 8]

1. 変更年月日

2 0 0 1 年 7 月 2 日

[変更理由]

住所変更

住 所

東京都港区芝浦一丁目 1 番 1 号

氏 名

株式会社東芝